

ПОДСИСТЕМА УДАЛЕННОГО ДОСТУПА И СИНХРОНИЗАЦИИ КАРТ ЭЛЕКТРОНИКИ ДЛЯ ДЕТЕКТОРА ТРС/MPD ПРОЕКТА NICA

Д. С. Потапов^{а, б, 1}, С. В. Вережагин^а

^а Объединенный институт ядерных исследований, Дубна, Россия

^б Государственный университет «Дубна», Дубна, Россия

В рамках научной программы ОИЯИ по исследованиям в области физики высоких энергий ведется работа над проектом создания ускорительного комплекса NICA, который находится в стадии завершения. Для изучения физических процессов, происходящих при столкновении тяжелых ионов, разработан многоцелевой детектор (Multi-Purpose Detector, MPD). Времяпроекционная камера (Time-Projection Chamber, TPC) выбрана в качестве трекового детектора MPD. TPC будет располагаться в центре сверхпроводящего магнита MPD и предназначена для трехмерного трекинга и идентификации заряженных частиц. Прием данных с TPC будет обеспечиваться 1488 картами детекторной электроники (Front-End Cards, FECs), а также другими модулями, расположенными как внутри магнита MPD, так и вне его. Одним из таких модулей является разрабатываемый модуль подсистемы удаленного доступа и синхронизации камерной электроники. Модуль состоит из двух функциональных блоков, реализуемых на одной печатной плате.

As part of the JINR scientific program focused on high-energy physics research, significant progress is being made on the development of the NICA accelerator complex, which is nearing completion. The Multi-Purpose Detector (MPD) has been designed to investigate the physical processes occurring during heavy-ion collisions. The Time-Projection Chamber (TPC) has been chosen as the track detector for the MPD. Situated at the center of the MPD superconducting magnet, the TPC is intended for three-dimensional tracking and identification of charged particles. Data acquisition from the TPC will be facilitated by 1488 Front-End Cards (FECs) and other modules positioned both inside and outside the MPD magnet. One of such modules, currently under development, will serve as the remote access and synchronization subsystem for the detector electronics. This module consists of two functional units, both implemented on a single printed circuit board.

PACS: 07.05.Hd

ВВЕДЕНИЕ

В рамках научной программы ОИЯИ по изучению горячей и плотной барионной материи реализуется проект создания ускорительного комплекса NICA [1]. В настоящее время проект находится на финальной стадии реализации. Комплекс включает в себя две точки пересечения пучков, предназначенные для одновременной работы

¹E-mail: dpotapov@jinr.ru

двух детекторов. Для исследования физических процессов, возникающих при столкновении тяжелых ионов, разработан многоцелевой детектор (MPD), который будет установлен в одной из точек пересечения пучков на коллайдере NICA. Трековым детектором в экспериментальной установке MPD является времяпроекционная камера (TPC) [2], которая будет расположена в центре магнита MPD. TPC предназначена для трехмерного трекинга и идентификации заряженных частиц. TPC имеет цилиндрическую форму и располагает 24 считывающими камерами (ReadOut Chambers, ROC) на своих торцах. 1488 карт детекторной электроники (FECs) [3] будут подключены к ROC-камерам, что обеспечит детектор 95 232 каналами регистрации. Каждая ROC-камера будет оснащена 62 картами FEC и одним контроллером-концентратором данных (Readout and Control Unit, RCU). Аппаратура системы сбора данных TPC также содержит и другие модули, которые будут установлены как непосредственно на самом детекторе, т. е. внутри магнита MPD, так и вне его [4]. Одним из таких модулей является разрабатываемый модуль подсистемы удаленного доступа и синхронизации накамерной электроники [5]. Модуль состоит из двух функциональных блоков, размещенных на одной печатной плате. В данной работе рассматривается блок синхронизации накамерной электроники TPC.

МОДУЛЬ УДАЛЕННОГО ДОСТУПА ЭЛЕКТРОНИКИ ДЕТЕКТОРА TPC

Модуль разработан для обеспечения удаленного доступа к микросхемам ПЛИС (программируемая интегральная логическая схема) элементов подсистемы DAQ, установленным на каждой ROC-камере. Разработка основана на созданном ранее и протестированном прототипе, который способен обслуживать до 7 карт FEC [5]. Основой модуля является специализированная микросхема на базе интерфейса JTAG (Joint Test Action Group), в функциональном плане представляющая собой коммутатор интерфейса на 7 выходных портов. В устройстве используется 11 микросхем, соединенных иерархически. Один из выходов каждой вышестоящей микросхемы соединен с входом нижестоящей микросхемы. Такая схема обеспечивает наличие необходимого количества портов JTAG для подключения к 62 картам FEC и контроллеру RCU, а также запасные порты.

СИНХРОНИЗАЦИЯ ЭЛЕКТРОНИКИ ДЕТЕКТОРА TPC

Для корректной работы детектора TPC требуется синхронизация всех 1488 карт накамерной электроники, содержащих 2976 специализированных микросхем SAMPA, обеспечивающих 95 232 канала регистрации. Основными синхросигналами, необходимыми для выравнивания оцифровываемых данных во всех каналах микросхем SAMPA, являются: триггер частотой до 7 кГц (TRG) — сигнал запуска начала оцифровки временного окна и опорная тактовая частота для АЦП (ADC_CLK) 10 МГц. Для правильного функционирования приемопередатчиков цифрового интерфейса FEC–RCU требуется синхронизировать их работу путем подачи общей опорной тактовой частоты (TR_REFCLK) 100 МГц. Для повышения надежности функционирования системы сбора данных и избежания «зависания» аппаратуры предусмотрен внешний

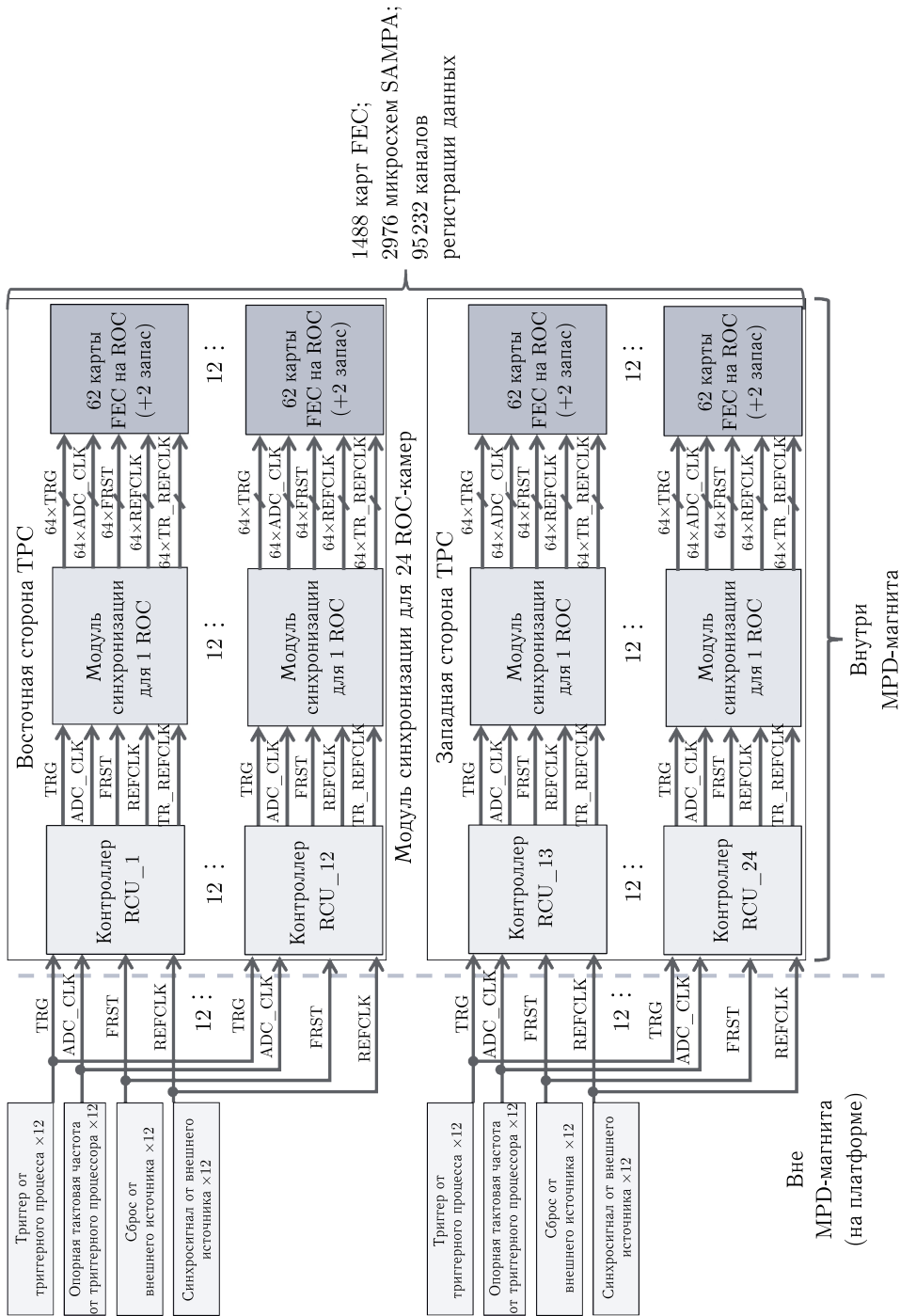


Рис. 1. Блок-схема синхронизации 1488 карт FEC детектора TPC

аналоговый сигнал сброса (FRST). Опционально в подсистеме синхронизации будет еще одна опорная частота для синхронизации программируемых генераторов опорных частот на RCU (REFCLK) частотой до 100 МГц. Источники четырех из пяти синхросигналов (кроме опорной частоты цифровых приемопередатчиков) будут расположены вне магнита MPD на инженерной платформе. Передача внешних синхросигналов внутрь магнита MPD будет осуществляться посредством выровненных по длине оптических кабелей. Структурная схема подсистемы синхронизации представлена на рис. 1.

Каждый из 4 внешних синхросигналов будет размножен на 24 при помощи специально разрабатываемого оборудования, имеющего аналоговые оптические передатчики на выходе. Таким образом, на каждый из 24 RCU будет приходиться по 4 оптических линии с синхросигналами. RCU для приема этих синхросигналов имеет аналоговые оптические приемники. После приема синхросигналов RCU конвертирует их в сигналы в физическом стандарте LVDS. Дополнительно на RCU, на программируемом генераторе опорных тактовых частот, генерируется опорная частота для скоростных приемопередатчиков карт FEC и самого RCU. Таким образом, из каждого RCU выходят пять дифференциальных пар, которые при помощи микрооаксиальных кабельных сборок будут подаваться на разработанные модули синхронизации накамерной электроники.

Разрабатываемое оборудование и линии передачи будут способствовать увеличению латентности при передаче внешних синхросигналов от источника к картам FEC. Однако это не повлияет на корректность работы детектора TPC, оснащенного многопроводочными пропорциональными камерами (Multi-Wire Proportional Chambers, MWPC) с запирающими сетками [6], поскольку время открытия этих сеток значительно превышает задержку, вносимую модулями размножения и линиями передачи. Для нормальной работы детектора важно, чтобы синхросигналы поступали на карты FEC одновременно с точностью, значительно превышающей время одного периода дискретизации, равного 100 нс (частота АЦП — 10 МГц). Линии синхросигналов на печатных платах выровнены с точностью до 0,5 мм на каждом из трех участков, что в сумме вносит погрешность менее 10 пс.

МОДУЛЬ СИНХРОНИЗАЦИИ НАКАМЕРНОЙ ЭЛЕКТРОНИКИ

Разработка модуля синхронизации основана на созданном ранее и протестированном прототипе, который выполняет функцию размножения опорной тактовой частоты для скоростных приемопередатчиков карт FEC. Модуль предназначен для размножения синхросигналов, поступающих от контроллера RCU, с последующей передачей их на накамерную электронику. Структурная схема модуля представлена на рис. 2. Каждый синхросигнал размножается с использованием микросхем разветвления данных в соотношении 1 : 8. Входной сигнал из RCU поступает на первую микросхему, которая делит его на 8 идентичных сигналов. Затем эти размноженные сигналы передаются на еще 8 микросхем, что в итоге позволяет получить 64 идентичных сигнала на выходе модуля. Эта схема используется для каждого из 5 синхросигналов, поступающих от контроллера RCU. Выходные сигналы в дифференциальном виде будут передаваться в накамерную электронику с помощью микрооаксиальных кабельныхборок.

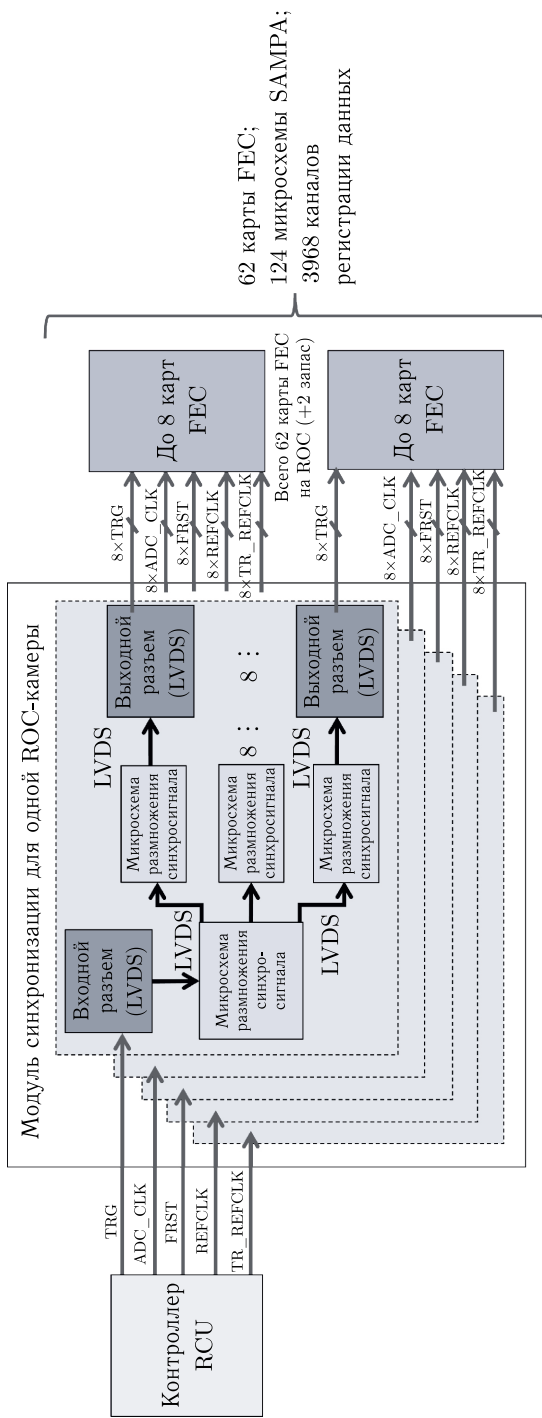


Рис. 2. Блок-схема синхронизации 62 карт FEC на одной ROC-камере

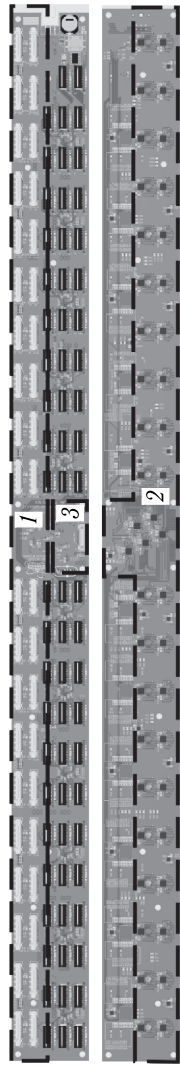


Рис. 3. 3D-вид печатной платы модуля синхронизации 62 карт FEC: 1 — выходные разъемы для микрокоаксиальных кабельных сборок; 2 — микросхемы размножения синхросигналов; 3 — входной разъем для подключения RCU

Размеры и будущее местоположение модуля (рис. 3) определены ограничениями по свободному месту на сервисном колесе ТРС. Размеры печатной платы модуля составляют 810 мм в длину, 60 мм в ширину и около 2 мм по толщине. Конструкция платы включает 8 слоев: 3 сигнальных и 5 силовых. Из 5 силовых слоев три предназначены для земли, служащей опорой для сигнальных слоев, а два — для питания 4,5 и 3,3 В. Такая топология необходима для работы с высокоскоростными LVDS-сигналами без потери качества сигнала.

Плата изготовлена из материала FR4 HiTg с толщиной фольги на проводящих слоях 35 мкм, что гарантирует высокие механические и электрические характеристики. Модуль включает 45 микросхем (см. рис. 3, поз. 2) для размножения высокоскоростных LVDS-синхросигналов (до 100 МГц), которые размещены на одной стороне платы. Также на плате установлены 64 выходных разъема (см. рис. 3, поз. 1), к которым подключаются микрокоаксиальные кабельные сборки для передачи размноженных сигналов на накамерную электронику.

Микросхемы и разъемы выполнены по технологии поверхностного монтажа (SMD), что позволяет эффективно использовать доступное пространство во внутренних слоях и компактно размещать компоненты. На вход модуля поступают 5 дифференциальных пар с контроллера RCU (см. рис. 3, поз. 3), которые затем размножаются до 360 пар на выходе. Трассировка платы включает выравнивание длин трасс как между дифференциальными парами, так и внутри каждой пары, с согласованием импеданса на уровне 100 Ом.

ЗАКЛЮЧЕНИЕ

Перед началом проектирования модуля были проведены комплексные испытания прототипа модуля размножения опорной тактовой частоты для приемопередатчиков карт FEC. Результаты этих испытаний легли в основу разработки принципиальной схемы устройства. При проектировании печатной платы модуля размеры, конфигурация и расположение компонентов были определены с учетом доступного свободного пространства на сервисном колесе ТРС. Создание первого образца модуля синхронизации и начало его испытаний были запланированы на конец 2024 г.

Финансирование. Работа выполнена при поддержке гранта для молодых ученых и специалистов ОИЯИ на 2024 г. № 24-102-13.

СПИСОК ЛИТЕРАТУРЫ

1. Trubnikov G., Butenko A., Golovatyuk V., Guskov A., Kapishin M., Kekelidze V., Lednicky R., Meshkov I., Sorin A. NICA Heavy-Ion Collider at JINR (Dubna). Status of Accelerator Complex and First Physics at NICA // J. Phys. Conf. Ser. 2023. V. 2586, No. 1. P. 012013.
2. Averyanov A. et al. MPD TPC Status // J. Instrum. 2020. V. 15, No. 07. P. C07017.
3. Vereschagin S., Movchan S., Zaporozhets S. Front-End Electronics Development for TPC/MPD Detector of NICA Project // Ibid. No. 09. P. C09044.
4. Vereschagin S. V., Zaporozhets S. A., Movchan S. A., Potapov D. S. Data Acquisition System of the TPC/MPD Detector for the NICA Project // Phys. At. Nucl. 2023. V. 86, No. 5. P. 805–809.

5. *Потапов Д. С., Верецагин С. В.* Система удаленного реконфигурирования, отладки и тестирования карт электроники для детектора ТРС/MPD проекта NICA // Вестн. Междунар. ун-та природы, общества и человека «Дубна». Сер. «Естественные и инженерные науки». 2021. № 4(49). С. 46–49; <https://ein.uni-dubna.ru/index.php/ein/article/view/61>.
6. *Averyanov A. et al.* Time Projection Chamber for Multi-Purpose Detector at NICA. Techn. Design Report. 2018; <https://mpdroot.jinr.ru/wp-content/uploads/2020/01/TpcTdr-v07.pdf> (online; accessed: 15.01.2024).

Получено 7 апреля 2025 г.